

特開平10-23318

(43)公開日 平成10年(1998)1月23日

(51)Int.CI.  
H04N 5/232

識別記号 庁内整理番号

F I  
H04N 5/232

技術表示箇所

Z

審査請求 未請求 請求項の数3, O.L. (全9頁)

(21)出願番号 特願平8-178903

(22)出願日 平成8年(1996)7月9日

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 小野 博幸

大阪府門真市大字門真1006番地 松下  
電器産業株式会社内

(72)発明者 浅田 良次

大阪府門真市大字門真1006番地 松下  
電器産業株式会社内

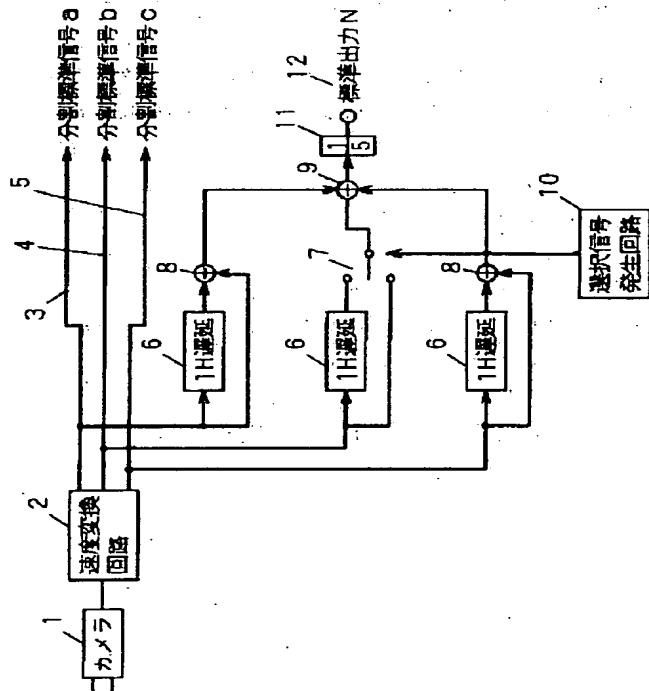
(74)代理人 弁理士 滝本 智之 (外1名)

(54)【発明の名称】高速度カメラシステム

(57)【要約】

【課題】 従来の高速度カメラシステムが持つ、分割された標準出力信号をモニターでみた時に動きが飛び飛びになり、S/Nが悪いという問題点を解決し、動きの滑らかなS/Nの良い標準速度信号を得る高速度カメラシステムを提供することを目的とする。

【解決手段】 標準のM倍の走査速度で走査を行うM倍速デジタルカメラ1の出力を、速度変換回路2により、M個の分割標準信号にして出力する。M個の分割標準信号のうち、標準速度同期信号と異なるフィールドに相当する信号について、1水平期間離れた信号を加算することで、標準速度同期信号とフィールドを合わせた後、他の標準速度同期信号と同一フィールドの信号と位相を合わせて加算する。



## 【特許請求の範囲】

【請求項1】 外部からの標準のテレビジョン同期信号によりゲンロックされており、標準のテレビジョンのM倍(Mは任意の正の整数)の速度で走査を行うM倍速デジタルテレビジョンカメラと、前記M倍速デジタルテレビジョンカメラの出力信号を、M倍の走査速度でのフィールド単位毎に分割し、各々を標準走査速度に時間伸長し、M個の分割標準信号を同期させて出力する速度変換回路と、

前記M個の分割標準信号を各々標準の1水平走査時間遅延させるM個の遅延手段と、

前記M個の分割標準信号の内、前記標準のテレビジョン同期信号と奇数フィールドまたは偶数フィールドの区別において同一フィールドである複数の分割標準信号を、個々に前記遅延手段への入力信号と前記遅延手段の出力信号とを切り換えて出力する選択回路と、

前記M個の分割標準信号の内、前記標準のテレビジョン同期信号と奇数フィールドまたは偶数フィールドの区別において異なるフィールドである複数の分割標準信号を、個々に前記遅延手段への入力信号と前記遅延手段の出力信号とを加算する第1の加算器と、

前記複数の選択回路への選択信号を発生する選択信号発生回路と、

前記複数の選択回路の出力と前記複数の第1の加算器の出力とを加算する第2の加算器とを備えた高速度カメラシステム。

【請求項2】 M倍速デジタルテレビジョンカメラの出力の奇数フィールド、偶数フィールドの状態を、外部からの標準のテレビジョン同期信号のフィールドに対して反転することを特徴とする請求項1記載の高速度カメラシステム。

【請求項3】 複数の第1の加算器の出力と複数の選択回路の出力を各々任意の係数倍するM個の係数器を有することを特徴とする請求項1または2に記載の高速度カメラシステム。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明はテレビジョン放送に於けるスローモーション画像を撮影する為の高速度カメラシステムに関するものである。

## 【0002】

【従来の技術】 近年、スポーツ中継等でスローモーション再生が頻繁に利用されるにあたり、より再生画像の動きのなめらかさが要求され、標準のテレビジョン走査速度より更に高速度で走査することにより、被写体の動き情報をより多く撮影できる高速度カメラシステムの使用も増加しつつある。

【0003】 以下に、従来の高速度カメラシステムについて説明する。従来の高速度カメラシステムとしては特公平5-54315号公報に記載されたものが知られて

る。図9はこの従来の高速度カメラシステムのブロック図を示すものである。図9において、1は標準の走査速度の3倍で走査を行うデジタルテレビジョンカメラ(以下3倍速カメラ)、2は速度変換回路、3は分割標準出力a、4は分割標準出力b、5は分割標準出力cである。図10は速度変換回路2のブロック図を示すものである。図10において、16は3倍速信号、17は書き込み/読みだし制御回路、18はフィールドメモリ(FM1~FM16)である。

【0004】 以上のように構成された従来の高速度カメラシステムについて、以下その動作について説明する。

【0005】 図11は従来の3倍速カメラシステムの速度変換回路の動作を示すタイミング図である。まず、3倍速カメラ1は外部からの標準速度の同期信号によりゲンロック動作が行われており、標準のテレビジョン走査速度の3倍の速度で走査を行う。3倍速カメラ1の出力信号は標準の3倍速であるので、図11に示す様に標準速度の1番目の奇数フィールド期間に、3倍速奇数フィールド1信号1o、3倍速偶数フィールド1信号1e、3倍速奇数フィールド2信号2oの3つの信号が連続して出力される。同様に標準速度の1番目の偶数フィールド期間には、3倍速偶数フィールド2信号2e、3倍速奇数フィールド3信号3o、3倍速偶数フィールド3信号3eが連続して出力される。3倍速カメラ1の出力は速度変換回路2に入力され、3つの信号に分割されると同時に標準速度信号に時間伸長される。3倍速信号を3分割し、標準速度に時間伸長するには、図10に示す6つのフィールドメモリ18を独立に書き込み/読みだし制御を行うことで実現できる。図11に示すように、標準速度奇数フィールド1期間に、1o信号をFM1に、1e信号をFM2に、2o信号をFM3に各々3倍速で書き込む。次に、標準速度偶数フィールド1期間に、FM1、FM2、FM3の3つのフィールドメモリは標準速度で読み出し動作を行う。それと同時に、2e信号をFM4に、3o信号をFM5に、3e信号をFM6に書き込む。次に標準速度奇数フィールド2期間で、FM4、FM5、FM6は標準速度で読みだし動作を行う。

この時FM1、FM2、FM3のフィールドメモリは全データの読み出しを終えているので、新たに書き込み動作に入り、4o信号をFM1に、4e信号をFM2に、5o信号をFM3に3倍速で書き込む。以上の様な動作により、分割・時間伸長回路2出力として、図11に示す分割標準信号a、分割標準信号b、分割標準信号cを得る。

【0006】 このように、従来の高速度カメラシステムは、高速度信号を複数の標準速度信号として取り扱うことができるようなされたものである。スローモーション出力を得るには、3つの分割標準信号a~cをメモリ等により、撮影時のフィールド順に並び直した上、1つの信号に変換することで、通常の3分の1のスローモーシ

ション出力得る。更に並び直した信号をVTR等に記録し、VTRのスローモーション再生を行うことで更なるスローモーション信号を得ることができる。

## 【0007】

【発明が解決しようとする課題】しかしながら上記の従来の構成では、3つの分割標準信号を各々標準の信号としてモニターで見た場合、個々の信号においてはフィールドが不連続であり、特に動きのある映像では、動きが飛び飛びになり不自然になる。また、更に3倍速撮影時はCCDの電荷の蓄積時間が3分の1になるので、3つの分割信号を標準の信号として見た場合、元々のS/Nが標準速度撮影時に比べて悪いという問題点を有していた。

【0008】本発明は上記従来の問題点を解決するもので、動きの違和感を低減し、S/Nの良い標準信号をも出力する高速度カメラシステムを提供することを目的とする。

## 【0009】

【課題を解決するための手段】この目的を達成するため本発明の高速度カメラシステムは、速度変換回路のM個の出力を各々1水平走査時間遅延させるM個の遅延手段と、速度変換回路のM個の出力の内、標準のテレビジョン同期信号と奇数フィールド、偶数フィールドの区別において、同一フィールドである複数の信号の各々に遅延手段への入力信号と遅延手段出力信号とを切り換えて出力する選択回路と、標準のテレビジョン同期信号の奇数フィールド、偶数フィールドの区別において異なるフィールドである複数の信号の各々に遅延手段への入力信号と遅延手段出力信号とを加算する第1の加算器と、複数の選択回路の選択信号を発生する選択信号発生回路と、複数の選択回路出力と複数の第1の加算器出力を加算する第2の加算器とを備えることで、標準速度の同一フィールド期間内に出力されるM個のフィールド信号から、動きの違和感が少なく、S/Nを向上させた標準信号を得ることができる。

## 【0010】

【発明の実施の形態】本発明のは、外部からの標準のテレビジョン同期信号によりゲンロックされており、標準のテレビジョンのM倍（Mは任意の正の整数）の速度で走査を行うM倍速デジタルテレビジョンカメラと、M倍速デジタルテレビジョンカメラの出力信号を、M倍の走査速度でのフィールド単位毎に分割し、各々を標準走査速度に時間伸長し、M個の分割標準信号を同期させて出力する速度変換回路と、M個の分割標準信号を各々標準の1水平走査時間遅延させるM個の遅延手段と、M個の分割標準信号の内、標準のテレビジョン同期信号と奇数フィールドまたは偶数フィールドの区別において同一フィールドである複数の分割標準信号を、個々に遅延手段への入力信号と遅延手段の出力信号とを切り換えて出力する選択回路と、M個の分割標準信号の内、標準のテ

ビジョン同期信号と奇数フィールドまたは偶数フィールドの区別において異なるフィールドである複数の分割標準信号を、個々に遅延手段への入力信号と遅延手段の出力信号とを加算する第1の加算器と、複数の選択回路への選択信号を発生する選択信号発生回路と、複数の選択回路の出力と複数の第1の加算器の出力とを加算する第2の加算器とを備えたものであり、標準の1フィールド期間内に出力されるMフィールド分の信号のフィールドを合わせて加算することで、動きの違和感が少なく、S/Nの良い標準信号を得る。

【0011】以下本発明の実施の形態について、図面を用いて説明する。

（実施の形態1）図1は本発明の実施の形態1による高速度カメラシステムの構成を示すブロック図である。図1において1は3倍速カメラ、2は速度変換回路、3～5は分割され、標準走査速度に時間伸長され同期化した分割標準信号（各々分割標準信号a～cとする）、6は1H遅延手段で、入力信号を標準走査速度での1水平走査期間だけ遅延させる。7は選択回路、8は第1の加算器、9は第2の加算器、10は選択信号発生回路、11は係数器、12は標準出力Nである。

【0012】図4は3倍速カメラ1のCCD部分での画素構成を基にした動作原理を示す図面である。図4中の入力a、入力b及び入力cは、各々分割標準信号a、分割標準信号b、分割標準信号cに対応する。まず、図4(a)は標準走査速度におけるフィールドが偶数フィールドの場合を示している。なお、図11でもわかるように、3倍速カメラ1の出力信号は、速度変換回路2に一旦書き込まれた後に読みだされる為、標準速度の1フィールド分遅延されて出力される。従って、標準速度奇数フィールド1で書き込まれた3倍速カメラ1の信号は、標準速度偶数フィールド1で読みだされるので、入力aは3倍速奇数フィールド1、入力bは3倍速偶数フィールド1、入力cは3倍速奇数フィールド2になる。入力a及び入力cはどちらも奇数フィールドであるので、標準走査速度のフィールドに合わない為、そのまま加算すると、インターレス関係が崩れ映像が垂直方向にずれた様になる。入力bについては、偶数フィールドであるので問題ない。従って、入力a、入力cについては、1水平走査期間離れた2つの信号を加算し、空間的に偶数フィールドの位置に合う信号にした上で、入力bと加算する。

【0013】図4において、0Hが示す信号を現在の入力信号とすると、1Hが示す信号は1水平期間前の信号、2Hが示す信号は2水平期間前の信号である。また、図4中、フォトダイオードの位置を記号□、フォトダイオードミックスによる実際の信号の位置を記号○で示す。図4(a)に示す様に、インターレスの位相関係を考慮すると、入力aを(0H+1H)した信号は、図中P1で示す偶数フィールド位相の信号となる。同様に

入力cについても(0H+1H)した信号はP2に示す偶数フィールド位相の信号となる。P1及びP2信号は入力bの0H信号に相当する。従って、入力bの0H信号と、P1信号と、P2信号とを加算しても垂直方向の映像のずれは起こらない。3つの信号を加算した後、ゲインを合わせる為、係数器11により5分の1することで、3フィールド分の信号を加算した標準走査速度信号(標準出力N)を得る。

【0014】同様に図4(b)は標準走査速度の奇数フィールドの場合である。入力a、入力cは偶数フィールドであるのに対し、入力bは奇数フィールドである。入力aを(0H+1H)した信号は、図中Q1で示す奇数フィールド位相の信号となり、入力cを(0H+1H)した信号は図中Q2で示す奇数フィールド信号となり、入力bの1H信号に相当する。従って、Q1信号と、入力bの1H信号と、Q2信号とを加算しても、垂直方向の映像のずれは起こらない。

【0015】このように、M倍速走査においてMが奇数の時は、標準走査速度の奇数フィールドと偶数フィールドでは、入力a、入力b、入力c各々に入力される信号のフィールドが反転しているので、正確に加算処理を行う為には、第2の加算器9に入力する選択回路7の出力を偶数フィールドでは0H、奇数フィールドでは1Hというように切り換える必要がある。選択信号発生回路10はこの切り替え動作を担う制御回路で、標準速度のフィールド単位で、選択回路7の出力を切り換える。このようにして3つの3倍速フィールド信号を、標準の走査速度でのフィールドに合わせて加算することで、従来に比べS/Nがよく、動きに違和感のない、標準速度信号を得る。

【0016】なお、高速度カメラの走査速度が、標準の偶数倍(M=偶数)の場合も、同様な考え方で、標準走査信号を得る、図7はM=2(偶数)の時の動作原理を示す図面である。図7(a)は、標準走査速度における偶数フィールド時の加算処理を示す。入力aは奇数フィールド信号であるので、そのまま加算を行うが、入力bは偶数フィールド信号であるので、(0H+1H)により図中Rで示す奇数フィールドデータを求め加算することで映像の垂直ずれは起こらない。図7(b)に示す奇数フィールド時も同様である。

【0017】以上の様に、本実施の形態によれば、分割されたM個の分割標準信号をフィールドを合わせて加算することで、動画部分の不自然さを解消し、S/N劣化の少ない標準走査速度映像信号を得ることができる。

【0018】(実施の形態2)図2は本発明の実施の形態2による高速度カメラシステムの構成を示すブロック図である。図2において、分割標準信号から標準走査速度信号を得る演算処理に関わる構成が、実施の形態1と相違する。

【0019】図5は本実施の形態における高速度カメラ

システムの動作を表すタイミング図である。以下にその動作について説明する。

【0020】実施の形態1の場合、標準信号を得るには3つの分割標準信号のうち2つについて(0H+1H)という演算を行う必要がある。この演算は垂直方向にローパスフィルターをかけたごとに等しく、垂直方向の周波数特性が悪くなる。これを改善する為に、3倍速カメラ1の出力信号のフィールドを反転することで、3つの分割標準信号のうち1つだけに(0H+1H)という演算を行うだけで、3つの分割標準信号のフィールドを合わせることができる。

【0021】図5に示す様に、標準速度奇数フィールドにおいて出力されるカメラ出力を偶数フィールドから始めることにより、速度変換回路2の3つの分割標準信号出力は、標準速度偶数フィールドにおいては、3倍速偶数フィールド1e、3倍速奇数フィールド1o、3倍速偶数フィールド2eとなる。この時のライン加算回路の動作を図6(a)に示す。入力a及び入力cは偶数フィールド信号であるので、何等処理する必要はない。入力bについては奇数フィールド信号であるので、(0H+1H)という演算によりQという偶数フィールド信号を求め、入力a及び入力cの0H信号に加算する。同様に標準奇数フィールドについても、図6(b)に示すように、入力bのみを(0H+1H)して、奇数フィールド信号Pを求める、入力a及び入力cの1H信号と加算する。この場合、選択信号発生回路10は、入力a及び入力cについて0Hと1Hを切り換えて出力するよう動作する。なお、係数機11は、8分の1にするものとする。

【0022】以上の様に本実施の形態によれば、3倍速カメラ1出力のフィールドを外部からの標準の同期信号におけるフィールドと反転させることで、実施の形態1に比べ、ローパスフィルター成分を少なくし、垂直方向の周波数特性を改善することができる。また、前述したように、図10に示す速度変換回路では、外部からの標準のテレビジョン同期信号に対して分割標準信号のフィールドが反転する。従って、同期合わせの為、3つの分割標準信号を1フィールド遅延させる為のフィールドメモリを外部に必要としていたが、本実施例によれば、3倍速カメラ1出力のフィールドが反転しているので、外部にフィールドメモリを必要とせずに、同期合わせを行うことができる。

【0023】(実施の形態3)図3は、本発明の実施の形態3による高速度カメラシステムの構成を示すブロック図である。図3において、13は任意の係数 $\alpha$ 倍する係数器、14は任意の係数 $\beta$ 倍する係数器、15は任意の係数 $\gamma$ 倍する係数器である。図8は、標準の場合、実施の形態2の場合、及び、実施の形態3の場合の垂直方向の周波数特性を示す図である。図8(b)に示す様に、通常の周波数特性はCCDの2画素ミックス動作か

ら、その周波数特性は  $1 + Z^{-1}$  で表される。また図8(c)に示す様に、実施の形態2記載の方法による周波数特性は、各係数  $\alpha = \beta = \gamma = 1$  であるので、 $1 + 3Z^{-1} + 3Z^{-2} + Z^{-3}$  に示す特性となる。図8(d)は、 $\alpha = \gamma = 3$ 、 $\beta = 1$  の係数をかけ、垂直方向の周波数特性の劣化を改善したものである。この場合周波数特性は  $1 + 7Z^{-1} + 7Z^{-2} + Z^{-3}$  で表される。そして、図8(a)に各々の場合の周波数特性を示す。本実施の形態に示す様にフィルタ特性を適切に選択することで、実施の形態2に比較し大幅に垂直方向の周波数特性を改善することができる。

【0024】なお、以上の実施の形態において、 $M = 2$  または3の場合について述べたが、本発明は、これに限定されるものではなく、 $M$  (任意の正の整数) に合わせて、遅延手段、選択回路を必要数備えればよい。

#### 【0025】

【発明の効果】以上のように本発明は、速度変換回路の出力の  $M$  個の分割標準信号を各々 1 水平走査時間遅延させる  $M$  個の遅延手段と、 $M$  個の分割標準信号の内、標準のテレビジョン同期信号と奇数または偶数フィールドの区別において同一フィールドである複数の分割標準信号の各々に遅延手段への入力信号と遅延手段出力信号とを切り換えて出力する選択回路と、標準のテレビジョン同期信号と奇数または偶数フィールドの区別において異なるフィールドである複数の分割標準信号の各々に遅延手段への入力信号と遅延手段出力信号とを加算する第1の加算器と、複数の選択回路の選択信号を発生する選択信号発生回路と、複数の選択回路出力と複数の第1の加算器出力を加算する第2の加算器とを備えることで、動きの違和感が少ない、かつ  $S/N$  の良い標準走査速度映像信号を得ることができる。

【0026】更に、 $M$  倍速デジタルカメラ出力のフィールド状態を、外部からの標準のテレビジョン同期信号のフィールドと反転することで、第2の加算器出力である標準走査速度映像信号の垂直方向の周波数特性を改善し画質を向上することができる。また、第2の加算器入力前段の各々に任意の係数倍する係数器を設けることで、更に垂直方向の周波数特性を向上した標準速度映像信号を得ることができる。

#### 【図面の簡単な説明】

【図1】本発明の実施の形態1による高速度カメラシステムの構成を示すブロック図

【図2】同実施の形態2による高速度カメラシステムの構成を示すブロック図

【図3】同実施の形態3による高速度カメラシステムの構成を示すブロック図

【図4】同実施の形態1による高速度カメラシステムの動作原理を示す図

10 【図5】同実施の形態2による高速度カメラシステムの動作を示すタイミング図

【図6】同高速度カメラシステムの動作原理を示す図

【図7】本発明の実施の形態2における  $M$  が偶数の時のライン加算の原理図

【図8】本発明の実施の形態3における垂直方向の周波数特性を示す特性図

【図9】従来の高速度カメラシステムの構成を示すブロック図

【図10】同高速度カメラシステムの速度変換回路の動作を示すタイミング図

【図11】同高速度カメラシステムにおける速度変換回路を示すブロック図

#### 【符号の説明】

1  $M$  倍速デジタルテレビジョンカメラ

2 速度変換回路

3～5 分割標準信号

6 遅延手段

7 選択回路

8 第1の加算器

9 第2の加算器

10 選択信号発生回路

11 係数器

12 標準出力

13 任意の  $\alpha$  倍する係数器

14 任意の  $\beta$  倍する係数器

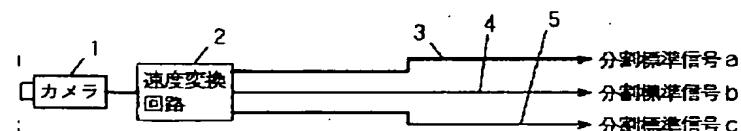
15 任意の  $\gamma$  倍する係数器

16  $M$  倍速信号

17 書き込み／読みだし制御回路

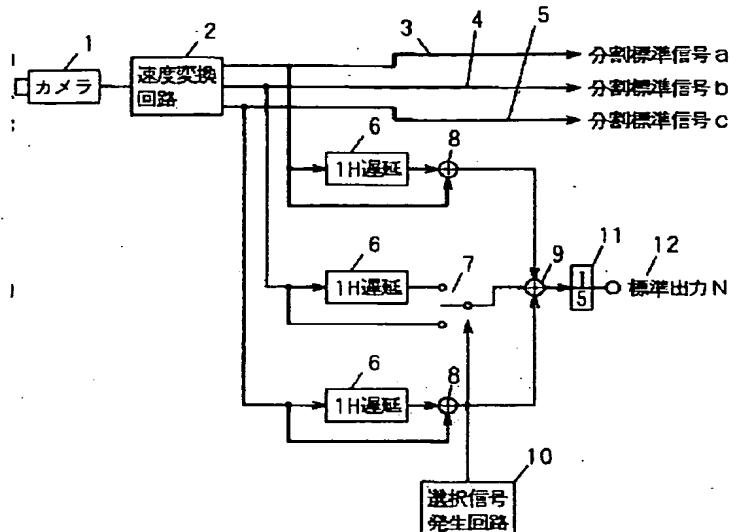
18 フィールドメモリ

【図9】

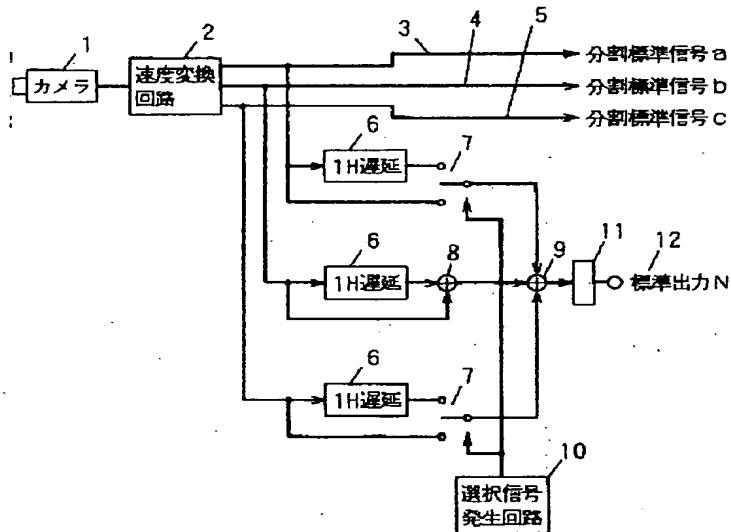


BEST AVAILABLE COPY

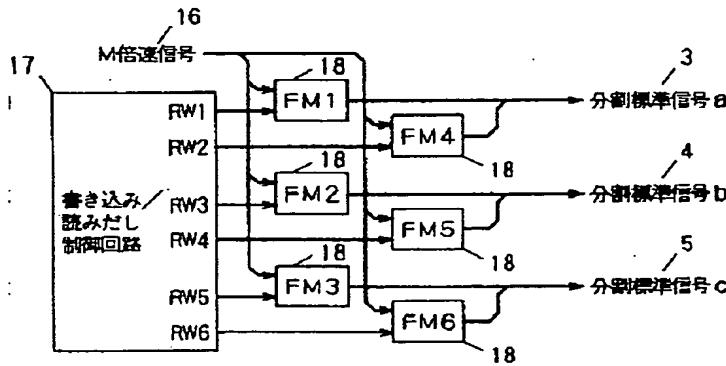
【図 1】



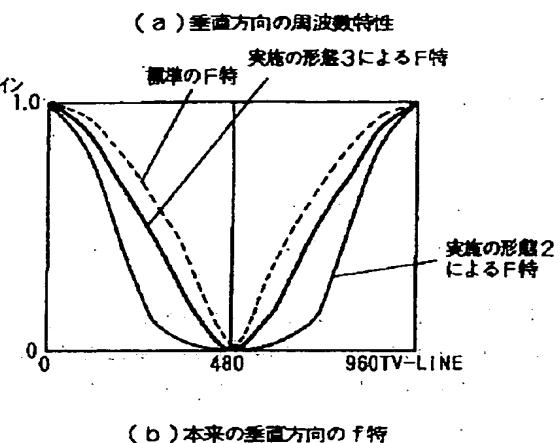
【図 2】



【図 10】

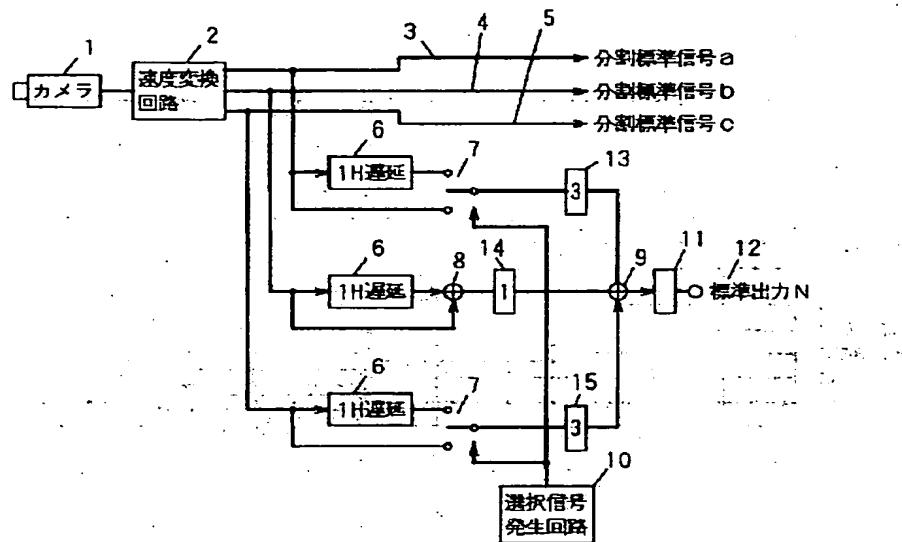


【図 8】

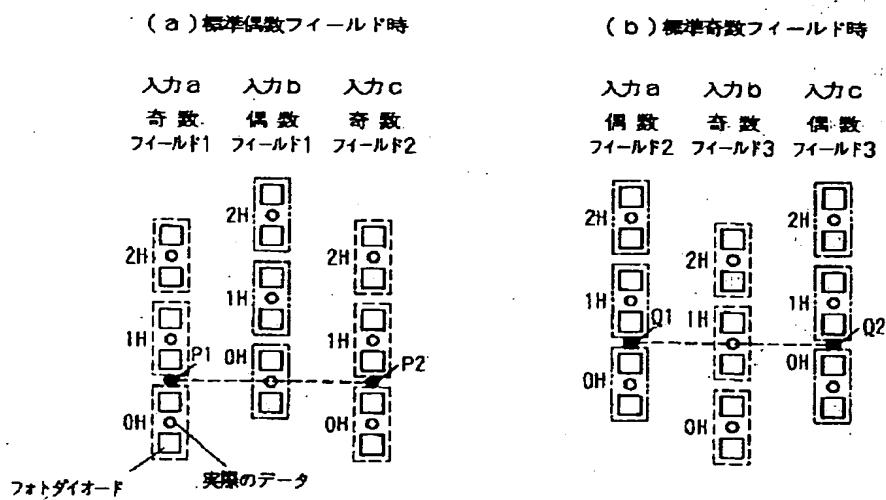


BEST AVAILABLE COPY

【図 3】



【図 4】

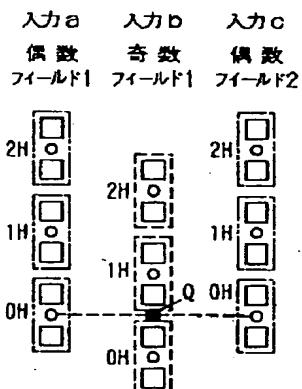


【図 5】

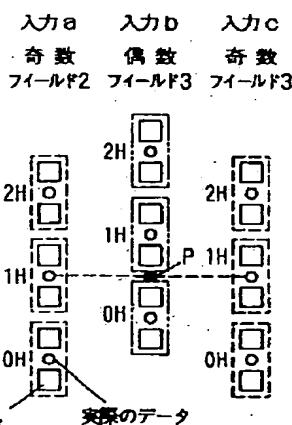
BS側フィールド	標準速度奇数フィールド1				標準速度偶数フィールド1				標準速度奇数フィールド2				標準速度偶数フィールド2			
	偶数	奇数	偶数	奇数	偶数	奇数	偶数	奇数	偶数	奇数	偶数	偶数	奇数	偶数	偶数	奇数
3倍側フィールド																
カメラ出力	1e	1o	2e	2o	3e	3o	4e	4o	5e	5o	6e	6o				
FM1 WRITE	1e					4e										
FM2 WRITE		1o					4o									
FM3 WRITE		2e						5e								
FM4 WRITE		2o							5o							
FM5 WRITE			3e							5e						
FM6 WRITE				3o												
FM1 READ					1e						4e					
FM2 READ					1o						4o					
FM3 READ					2e						5e					
FM4 READ							2o									
FM5 READ								3e								
FM6 READ								3o								
分割標準信号a					1e			2o			4e					
分割標準信号b					1o			3e			4o					
分割標準信号c					2e			3o			5e					

【図 6】

( a ) 標準偶数フィールド時

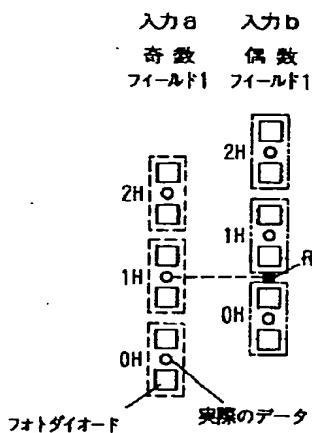


( b ) 標準奇数フィールド時

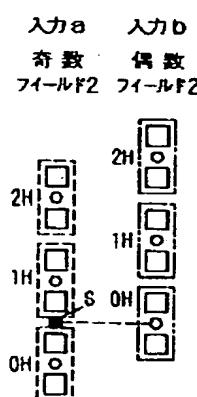


【図 7】

( a ) 標準偶数フィールド時



( b ) 標準奇数フィールド時



【図 11】

BS偶フィールド	標準速度奇数フィールド1			標準速度偶数フィールド1			標準速度奇数フィールド2			標準速度偶数フィールド2		
3倍速フィールド	奇数	偶数	奇数	偶数	奇数	偶数	奇数	偶数	奇数	偶数	奇数	偶数
カメラ出力	1e	1e	2e	2e	3e	3e	4e	4e	5e	5e	6e	6e
FM1 WRITE	1e					4e						
FM2 WRITE		1e					4e					
FM3 WRITE			2e					5e				
FM4 WRITE				2e					5e			
FM5 WRITE					3e					6e		
FM6 WRITE						3e						
FM1 READ					1e					4e		
FM2 READ					1e					4e		
FM3 READ					2e					5e		
FM4 READ						2e						
FM5 READ						3e						
FM6 READ						3e						
分割標準信号a					1e		2e		4e			
分割標準信号b					1e		3e		4e			
分割標準信号c					2e		3e		5e			